

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10116489 A**

(43) Date of publication of application: **06 . 05 . 98**

(51) Int. Cl.

**G11C 11/14  
// H01L 43/08**

(21) Application number: **09191829**

(22) Date of filing: **01 . 07 . 97**

(30) Priority: **02 . 07 . 96 US 96 674387**

(71) Applicant: **MOTOROLA INC**

(72) Inventor: **CHEN EUGENE  
TEHRANI SAIED N  
GORONKIN HERBERT**

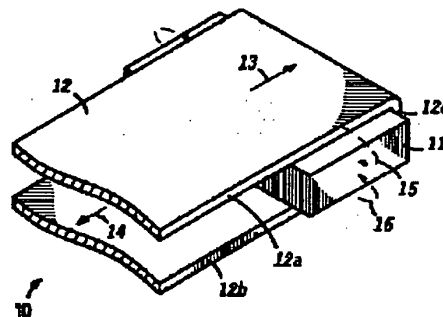
**(54) MEMORY CELL STRUCTURE IN MAGNETIC  
RANDOM ACCESS MEMORY, AND  
MANUFACTURING METHOD THEREFOR**

(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a memory cell structure for reducing a word current and a manufacturing method therefor.

**SOLUTION:** The structure of a magnetic random access memory(MRAM) cell having a giant magnetoresistance(GMR) material part 11 wound by a single or many word lines 12 is provided. By superimposing the magnetic field generated by word currents 13, 14 in the GMR material part 11, the magnetic field intensity as a whole is proportionally increased. By passing the same word current through the GMR material part 11 many times, the word magnetic field equivalent to the many times of word magnetic fields generated by a large word current in the conventional MRAM cell is generated.

COPYRIGHT: (C)1998,JPO





(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-116489

(43) 公開日 平成10年(1998) 5月6日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

G 1 1 C 11/14

G 1 1 C 11/14

Z

// H 0 1 L 43/08

H 0 1 L 43/08

Z

審査請求 未請求 請求項の数5 F D (全 7 頁)

(21) 出願番号 特願平9-191829

(22) 出願日 平成9年(1997) 7月1日

(31) 優先権主張番号 6 7 4 3 8 7

(32) 優先日 1996年7月2日

(33) 優先権主張国 米国 (US)

(71) 出願人 390009597

モトローラ・インコーポレイテッド

MOTOROLA INCORPORAT  
RED

アメリカ合衆国イリノイ州シャンバーグ、  
イースト・アルゴンクイン・ロード1303

(72) 発明者 ユージン・チェン

アメリカ合衆国アリゾナ州ギルバート、ウ  
ェスト・シェリー・ドライブ1143

(72) 発明者 シェイド・エヌ・デーラニ

アメリカ合衆国アリゾナ州テンピ、イース  
ト・パロミノ・ドライブ1917

(74) 代理人 弁理士 大貫 進介 (外1名)

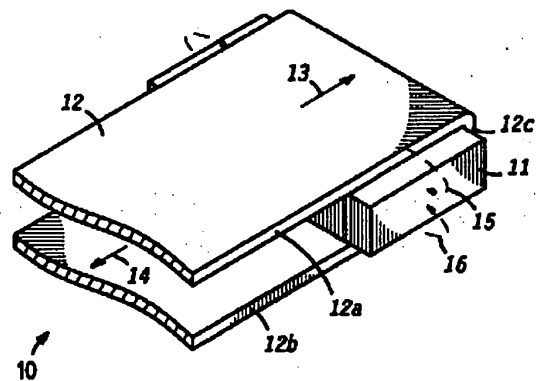
最終頁に続く

(54) 【発明の名称】 磁気ランダム・アクセス・メモリにおけるメモリ・セル構造およびその製造方法

(57) 【要約】

【課題】 ワード電流の低減を図ったメモリ・セル構造、およびかかるメモリ・セル構造の製造方法を提供する。

【解決手段】 単一または多数のワード・ライン(12)が巻回された巨大磁気抵抗(GMR)物質部分(11)を有する、磁気ランダム・アクセス・メモリ(MRAM)セル構造を提供する。ワード電流(13, 14)によって発生する磁場がGMR物質部分(11)において重なり合うことにより、全体としての磁場強度が比例的に高くなる。同一ワード電流を、多数回、GMR物質部分(11)に通過させることにより、従来のMRAMセルにおける大きなワード電流の何倍ものワード磁場と等価なワード磁場を生成する。



## 【特許請求の範囲】

【請求項1】磁気ランダム・アクセス・メモリ(10)におけるメモリ・セル構造であって：磁性体部分(11)；および前記部分の一方側の上に第1脚部(12a)、前記部分の他方側の上に第2脚部(12b)、および前記部分に磁場を印加する接続バイト(12c)を有する導体(12)；から成ることを特徴とするメモリ・セル構造(10)。

【請求項2】前記磁性体部分(11)の対向側の前記導体(12)付近に配置され、前記磁性体部分(11)へ磁束を集中させる磁束集中手段(41, 43)を更に含むことを特徴とする請求項1記載の磁気ランダム・アクセス・メモリにおけるメモリ・セル構造(10)。

【請求項3】前記磁束集中手段(41, 43)および前記磁性体部分(11)間に挿入された誘電体層(42, 44)を更に含むことを特徴とする請求項2記載の磁気ランダム・アクセス・メモリにおけるメモリ・セル構造(10)。

【請求項4】磁気ランダム・アクセス・メモリにおけるメモリ・セル構造(60)であって：磁束を集中させる磁束集中手段(61)；前記磁束集中手段の一方側に第1脚部、前記磁束集中手段の他方側に第2脚部、および接続バイトを有する導体(12)；および前記磁束集中手段に磁気的に結合された磁性体物質部分(11)；から成ることを特徴とするメモリ・セル構造(60)。

【請求項5】磁気ランダム・アクセス・メモリにおけるメモリ・セル構造の製造方法であって：前記磁気ランダム・アクセス・メモリが形成される基板(81)を用意する段階；前記基板(81)上に第1導体線(80)を形成する段階；第1誘電体層(83)を形成する段階；前記第1導体線(80)上を交差するように磁性体部分(84)を形成する段階；前記基板(81)、前記磁性体部分(84)、および前記第1導体線(80)上に、誘電体層(85)を堆積する段階；前記誘電体層(85)を貫通し、前記第1導体線(80)と接触するパイア・ホール(86)を形成する段階；前記パイア・ホール(86)に導体物質を充填する段階；および前記誘電体層(85)上に、前記導体と電気的に接続された第2導体線(87)を形成する段階；から成ることを特徴とする方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、磁気ランダム・アクセス・メモリにおけるランダム・アクセス・メモリ・セル構造およびその製造方法に関し、更に特定すれば、巨大磁気抵抗メモリ素子の部分において同一ワード電流を多重使用するメモリ・セル構造およびその製造方法に関するものである。

## 【0002】

【従来の技術】磁気ランダム・アクセス・メモリ(MR

AM)は不揮発性メモリであり、基本的に、メモリ素子としての巨大磁気抵抗(GMR:giant magnetoresistive)物質部分、センス・ライン、およびワード・ラインを含む。MRAMは、GMR部分において磁気ベクトル方向を用いてメモリ状態を記憶し、GMR効果を用いてメモリの読み出しを行う。GMR物質内の磁気ベクトルは、あるスレシホールドより大きな磁場がGMR物質部分に印加されると、一方向から他方向に非常に素早く切り替わる。GMR物質における磁気ベクトルの方向にしたがって、状態を記憶し、例えば、一方の方向を論理

「0」として定義し、他方の方向を論理「1」として定義することができる。GMRメモリは、磁場が全く印加されない場合でも、これらの状態を保持する。GMR物質内に記憶された状態は、GMR部分に直列に接続されたセンス・ラインによって読み出すことができる。即ち、磁気ベクトルの方向によってGMR部分の抵抗が異なるので、GMR物質における磁気ベクトルの方向の相違により、センス・ラインに異なる電圧出力が発生する。

## 【0003】

【発明が解決しようとする課題】ワード・ラインは、典型的に、単一の金属線であり、GMR物質の上面または下面に配置される。GMR物質部分において状態を交替させる場合、高密度のMRAMでは10mAより高い電流が必要となることもある。この電流は多量の電力を消費し、このことがMRAMを携帯機器の用途のための強力な候補となるのを妨げている。

【0004】したがって、ワード電流の低減を図ったメモリ・セル構造、およびかかるメモリ・セル構造の製造方法が必要とされている。

## 【0005】

【課題を解決するための手段】上述のおよびその他の必要性は、本発明の磁気ランダム・アクセス・メモリにおけるメモリ・セル構造を提供することによってほぼ満たされる。このメモリ・セル構造は、巨大磁気抵抗物質部分と、導体(ワード・ライン)とを含み、導体は、巨大磁気抵抗物質部分の一方側に第1脚部、巨大磁気抵抗物質部分の他方側に第2脚部、およびGMR物質部分への電流を使用して磁場を供給する接続バイト(connecting bight)を有する。また、導体とGMR物質部分とを分離する誘電体層がある。

## 【0006】

【発明の実施の形態】図1は、本発明によるメモリ・セル構造を示す簡略拡大斜視図である。メモリ・セル構造10は、磁気物質部分11、特に巨大磁気抵抗(GMR)物質からなる部分11、ならびに脚部12a、12bおよびバイト(bight)12cを有するワード・ライン12を含む。メモリ・セル構造10は、誘電体物質によって覆われているが、これは図1には示されていない。GMR物質部分11は、ニッケルまたは鉄またはコバル

トあるいはそれらの合金のような磁性体層とすることができ、Cuのような非磁性体中間層によって分離されている。GMR物質部分11は、典型的に、長さが1.25 $\mu$ m、幅が0.25 $\mu$ m、そして厚さが100オングストロームである。ワード・ライン12は、アルミニウムまたは銅またはそれらの合金あるいはタングステンのような連続する導線であり、その各部分は、後に説明する異なる工程で製造することができる。ワード・ライン12は、絶縁物質によって、磁気抵抗物質11から分離されている。

【0007】GMR物質部分11に含まれている状態の読み出しまたはこの部分への状態の書き込みを行うためには、ワード電流およびセンス電流を供給し、ワード・ライン12およびセンス・ライン（図示せず）が交差するMRAMセルを選択する。矢印13、14によって表わされるワード電流は、それぞれ磁場15、16を発生する。磁場15、16は、GMR物質部分11内においてに重なり合うので、その中の全磁場は、従来技術の磁気セルにおける磁場よりもほぼ2倍強度が高くなる。GMR物質部分11に必要な磁場の強度が同一であるならば、GMR物質部分11では状態の読み出しおよび書き込みを行うのに、従来技術のワード電流に比較して、半分の量の電流があれば十分である。

【0008】図2は、本発明による他のメモリ・セル構造を示す簡略拡大斜視図である。以降の図面において、図1と同一参照番号を有する部分は、対応する図1の素子と同一である。メモリ・セル構造20は、単一のGMR物質部分11周囲に1回以上ワード・ライン12が巻回されていることを特徴とする。メモリ・セル構造20は誘電体物質で覆われているが、これは図2には示されていない。GMR物質部分11における磁場の強度は、ワード電流が流れるワード・ライン12の巻き線数にほぼ比例する。したがって、メモリ・セル構造20は等価的にワード・ライン12を流れる電流量、および電力消費をも減らすことができる。これは、GMR部分周囲に同一ワード電流を多数回流することによって達成される。ワード・ライン12およびメモリ・セル11は、誘電体物質によって分離されている。

【0009】図3は、複数のGMR物質部分を有する更に他のメモリ・セル構造を示す簡略拡大斜視図である。メモリ・セル構造30は複数のGMR物質部分11a、11b、11cおよび11dを有し、これらは図2に示したものと同一であり、これらを一括してワード・ライン12が巻回されている。メモリ・セル構造30は、誘電体物質で覆われているが、これは図3には示されていない。図3は、同一面上に配置された複数のGMR物質部分11aないし11dを示すが、ワード・ライン12は積層状のGMR物質部分周囲に巻回してもよい。ワード・ライン12内を流れるワード電流によって発生する磁場は重なり合うので、GMR物質部分11における磁

場の強度は、ワード・ライン12の巻き線数にほぼ比例して高くなる。したがって、メモリ・セル構造30はワード電流量を減らすことができ、一方GMR物質部分11aないし11d間にワード・ライン12の垂直方向の接続が少なくなるため、メモリ・セル構造30の製造が一層容易となる。更に、ワード・ライン12の垂直接続数の減少により、メモリ・セル密度の向上が達成可能である。

【0010】図4は、磁束集中器(flux concentrator)を有するセル構造を示す簡略拡大斜視図である。メモリ・セル構造40は、周囲にワード・ライン12が巻回されたGMR物質部分11上に、誘電体層42、44によって分離された2つの磁場集中器41、43を有する。磁場集中器41、43は、パーマロイのような高い透磁率を有する磁性体で形成されている。ワード・ライン12におけるワード電流によって発生される磁束は、集中器41、43の高い透磁率のために、GMR物質部分11に集中され拡大されるので、磁束集中器を用いる結果、更にワード電流および電力消費が低減することになる。あるいは、磁束集中器41、43は、ワード・ライン12の一部として形成してもよく、その構造は図2と同様である。

【0011】図5は、磁束集中器を有する他のメモリ・セルを示す簡略拡大斜視図である。メモリ・セル構造50は、周囲にワード・ライン12が巻回された複数のGMR物質部分11aないし11d上に、誘電体層52、54によって分離された2つの磁束集中器51、53を有する。磁束集中器51、53は、パーマロイのような、高い透磁率を有する磁性体で形成されている。磁束集中器51、53は、ワード金属の上面上に配し、これと接続することが可能であり、ワード・ライン12を流れるワード電流によって発生する磁束をその中に集中させ、磁束は各GMR物質部分11aないし11dにおいて強化される。したがって、メモリ・セル構造50は、磁束集中器のない構造よりも、GMR物質部分11aないし11dにおける磁場の強化を達成することができるので、メモリ・セル構造50における状態を交替させるために必要なワード電流は大幅に減少することになる。更に、メモリ・セル構造50は、図3における構造と同様、GMR物質部分11aないし11d間のワード・ライン12の垂直方向の接続が少ないので、メモリ・セル密度の向上およびメモリ・セル製造プロセスの簡略化を図ることができる。あるいは、磁束集中器51、53は、ワード・ライン12の一部として形成してもよく、その構造は図3と同様である。

【0012】図6は、ワード・ラインが巻回された単一の磁束集中器を有するメモリ・セル構造を示す簡略拡大斜視図である。メモリ・セル構造60は、ワード・ライン12が巻回された単一の磁束集中器61と、GMR物質部分11とを有する。GMR物質部分11は、磁束集

中器61とGMR物質部分11の間にギャップを介して、磁束集中器61の両端間に配置されている。磁束集中器61およびGMR物質部分11は、誘電体物質で覆われているが、これは図6には示されていない。集中器61は、典型的にパーマロイから成り、ワード・ライン12を流れるワード電流によって発生する磁束をその中に集中させる。メモリ・セル構造60は、ワード・ライン12が集中器61周囲に巻回されることを特徴とし、前述の実施例において、ワード・ライン12がGMR物質部分11の周囲に巻回されていた点で相違する。したがって、メモリ・セル構造60は、磁束がGMR物質部分11に更に集中するため、必要なワード電流を更に少なくすることができる。

【0013】図7は、ワード・ラインが巻回された複数の磁束集中器を有する他のメモリ・セル構造を示す簡略拡大斜視図である。メモリ・セル構造70は、ワード・ライン12が巻回された複数の磁束集中器61aないし61dと、複数のGMR物質部分11aないし11dとを有する。磁束集中器61aないし61dおよびGMR物質部分11aないし11dは、誘電体物質で覆われているが、これは図7には示されていない。各GMR物質部分11aないし11dは、それぞれ、集中器61aないし61dの両端部間に配置されている。集中器61aないし61dは、ワード・ライン12を流れるワード電流によって発生する磁束をその中に集中させる。すると、磁束は、GMR物質部分11aないし11dに向けられ、センス・ライン(図示せず)によって指定されたGMR物質部分11aないし11dの1つにおける状態を交替させる。ワード磁場(word field)およびセンス磁場(sense field)の集中のみで、状態を交替させることができる。メモリ・セル構造70は、ワード・ライン12が巻回された複数の磁束集中器61aないし61d、および磁束集中器61aないし61dの部分間のワード・ライン12の垂直方向の接続数減少を特徴とし、これにより、メモリ・セル構造70は、製造の簡略化およびそのメモリ・セル密度の向上という利点を有する。

【0014】次に、上述のMRAMセル構造の製造プロセスを以下に説明する。図8ないし図11は、本発明を組み込んだメモリ・セル構造の製造方法におけるいくつかの連続工程を示す簡略拡大斜視図である。具体的に図8を参照すると、下側ワード・ライン80が形成されている。いずれかの好都合な物質の基板81を用意するが、通常はシリコンである。シリコン基板81上に二酸化シリコン( $\text{SiO}_2$ )または窒化シリコン( $\text{Si}_3\text{N}_4$ )を成長させる。次に、アルミニウム(Al)、銅(Cu)、またはその合金( $\text{Al}_{1-x}\text{Cu}_x$ )あるいはタングステン(W)の下側ワード・ライン80を堆積し、層82上でパターニングを行う。その後、化学蒸着技術(CVD)によって、層82および下側ワード・ライン80上に誘電体層83を被覆し、他の素子からこれ

らを分離する。

【0015】図9を参照すると、誘電体層83上において、下側ワード・ライン80を横切ってGMR物質部分84を形成する。GMR物質部分84は、スパッタリング法、およびそれに続いてリソグラフィ・マスキングおよびエッチングによって形成する。GMR物質部分84を形成した後、CVDによって誘電体層85を堆積し、下側ワード・ライン80およびGMR物質部分84を被覆する。

【0016】図10を参照すると、下側ワード・ライン80に接触するコンタクト・ホール(またはパイア)86を形成する。まず、フォトリソグラフィ技術を用いて、誘電体層85の表面上にエッチング・マスクをパターンニングする。次に、従来の反応性イオン・エッチング技術により、下側ワード・ライン80まで垂直方向にコンタクト・ホール86をエッチングする。このエッチング工程では、化学的に補助されるイオン・ビーム・エッチング等を含む、いずれかの一般的なエッチング・プロセスを利用することができる。一旦コンタクト・ホール86を形成しエッチ・マスクを除去したなら、例えば、アルミニウム(Al)、または銅(Cu)またはその合金、あるいはタングステン(W)を含む導電性金属をコンタクト・ホール86に充填し、金属の堆積による、下側ワード・ライン80とのオーミック・コンタクトを形成し、次いで化学機械的研磨により、コンタクト・パイア内を除いてあらゆる場所の金属を除去する。

【0017】図11を参照すると、誘電体層85およびコンタクト・ホール86上に上側ワード・ライン87を形成する。上側ワード・ライン87は、下側ワード・ライン80と同一金属を使用し、堆積し、パターニングを行い、コンタクト・ホール86に充填した金属とオーミック・コンタクトを形成することによって、下側ワード・ライン80が、コンタクト・ホール86を介して、上側ワード・ライン87と直列に接続される。

【0018】以上、典型的なMRAMセル構造の製造プロセスを開示した。更に、磁束集中器を有するMRAMセル構造は、下側ワード・ライン80を堆積する前、および上側ワード・ライン87を堆積した後に、磁束集中器を形成するプロセスを追加することによって製造可能であることは、当業者には十分に理解されよう。

#### 【図面の簡単な説明】

【図1】本発明によるメモリ・セル構造を示す簡略拡大斜視図。

【図2】本発明による他のメモリ・セル構造を示す簡略拡大斜視図。

【図3】本発明による、複数のGMR物質部分を有する他のメモリ・セル構造を示す簡略拡大斜視図。

【図4】本発明による、磁束集中器を有する他のメモリ・セル構造を示す簡略拡大斜視図。

【図5】本発明による、磁束集中器を有する更に他のメ

メモリ・セル構造を示す簡略拡大斜視図。

【図6】本発明による、ワード・ラインが巻回された単一の磁束集中器を有するメモリ・セル構造を示す簡略拡大斜視図。

【図7】本発明による、ワード・ラインが巻回された複数の磁束集中器を有するメモリ・セル構造を示す簡略拡大斜視図。

【図8】本発明を組み込んだメモリ・セル構造を製造する方法におけるいくつかの連続工程を示す簡略拡大斜視図。

【図9】本発明を組み込んだメモリ・セル構造を製造する方法におけるいくつかの連続工程を示す簡略拡大斜視図。

【図10】本発明を組み込んだメモリ・セル構造を製造する方法におけるいくつかの連続工程を示す簡略拡大斜視図。

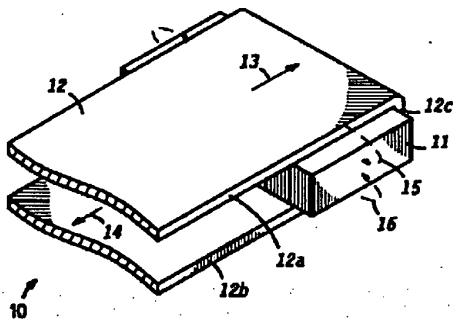
【図11】本発明を組み込んだメモリ・セル構造を製造する方法におけるいくつかの連続工程を示す簡略拡大斜視図。

【符号の説明】

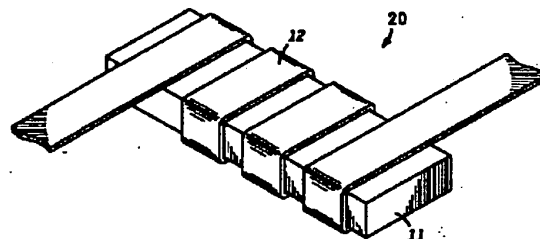
- 10   メモリ・セル構造
- 11   磁気物質部分
- 12   ワード・ライン
- 12 a, 12 b   脚部

- 12 c   バイト
- 20   メモリ・セル構造
- 30   メモリ・セル構造
- 11 a, 11 b, 11 c   GMR物質部分
- 40   メモリ・セル構造
- 41, 43   磁場集中器
- 42, 44   誘電体層
- 50   メモリ・セル構造
- 51, 53   磁束集中器
- 52, 54   誘電体層
- 60   メモリ・セル構造
- 61   磁束集中器
- 70   メモリ・セル構造
- 11 a ~ 11 d   GMR物質部分
- 61 a ~ 61 d   磁束集中器
- 80   下側ワード・ライン
- 81   シリコン基板
- 82   層
- 83   誘電体層
- 84   GMR物質部分
- 85   誘電体層
- 86   コンタクト・ホール
- 87   上側ワード・ライン

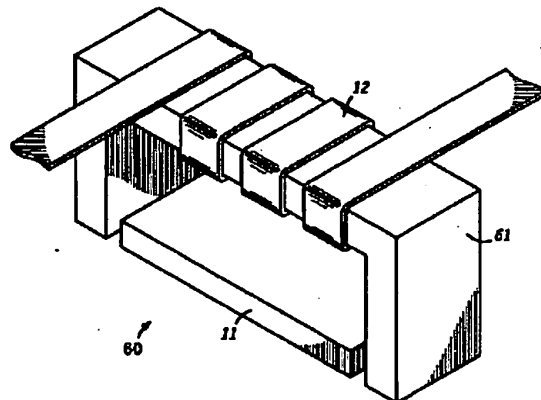
【図1】



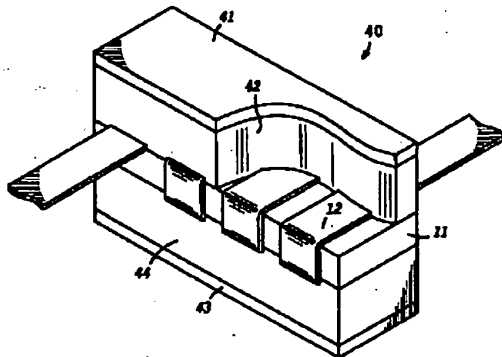
【図2】



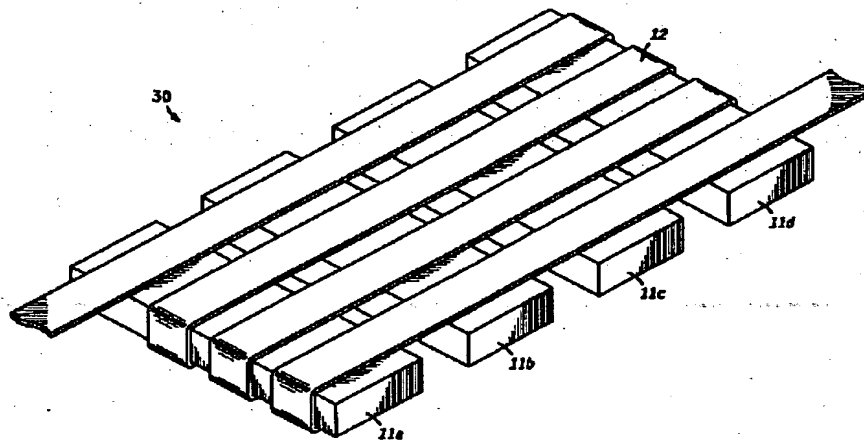
【図6】



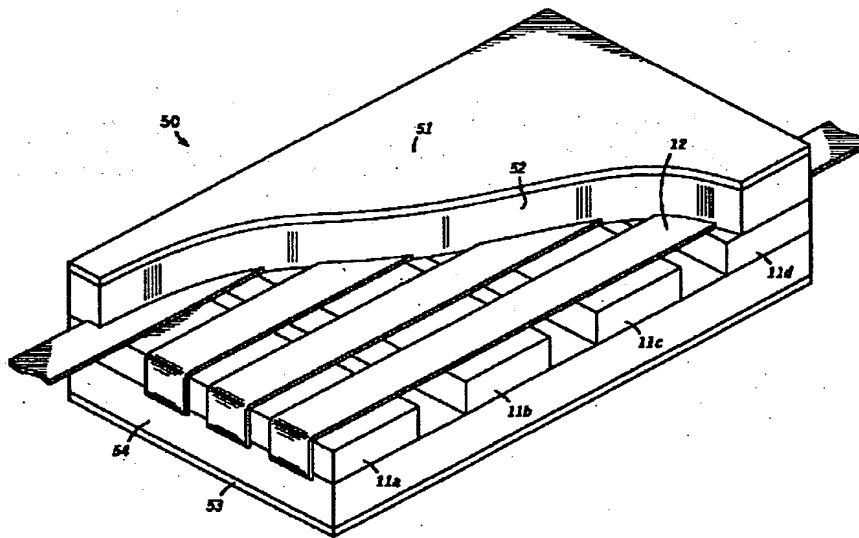
【図4】



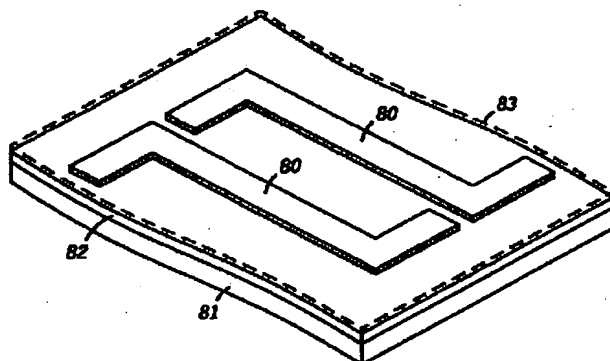
【図 3】



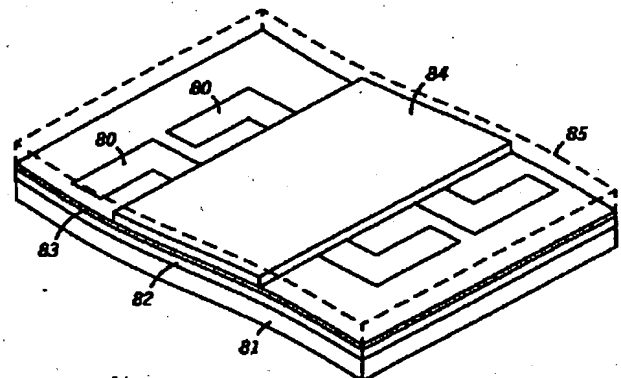
【図 5】



【図 8】

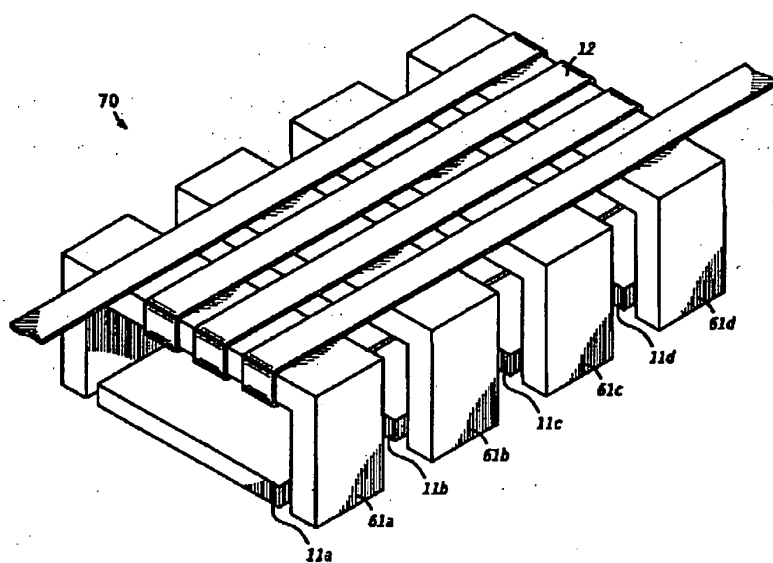


【図 9】

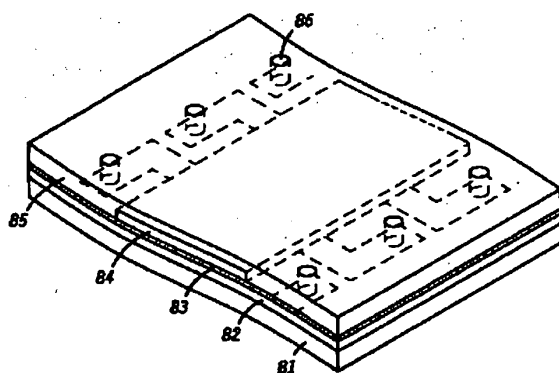




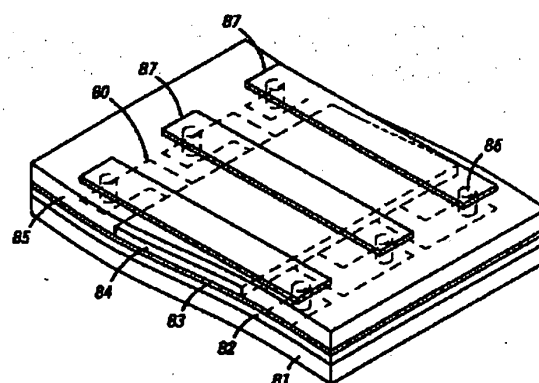
【図7】



【図10】



【図11】



フロントページの続き

(72)発明者 ハーバート・ゴロンキン  
アメリカ合衆国アリゾナ州テンピ、サウス・カチャーナ・ドライブ8623

